

반도체 유리기판,평평한 유리판이AI 패키지를 바꿀까

핵심 결론

- 01 기술 유리는 대형 AI 패키지의 평탄도·치수 안정성·고주파 한계를 줄일 **유력한 코어 소재**입니다.
- 02 사업 공개 근거상 Absolics가 앞서지만, **대규모 양산매출은 아직 확인되지 않았**습니다.
- 03 시장 2030 자체 시나리오는 **TAM \$6.3-14.0B · SAM \$0.95-4.20B**입니다.

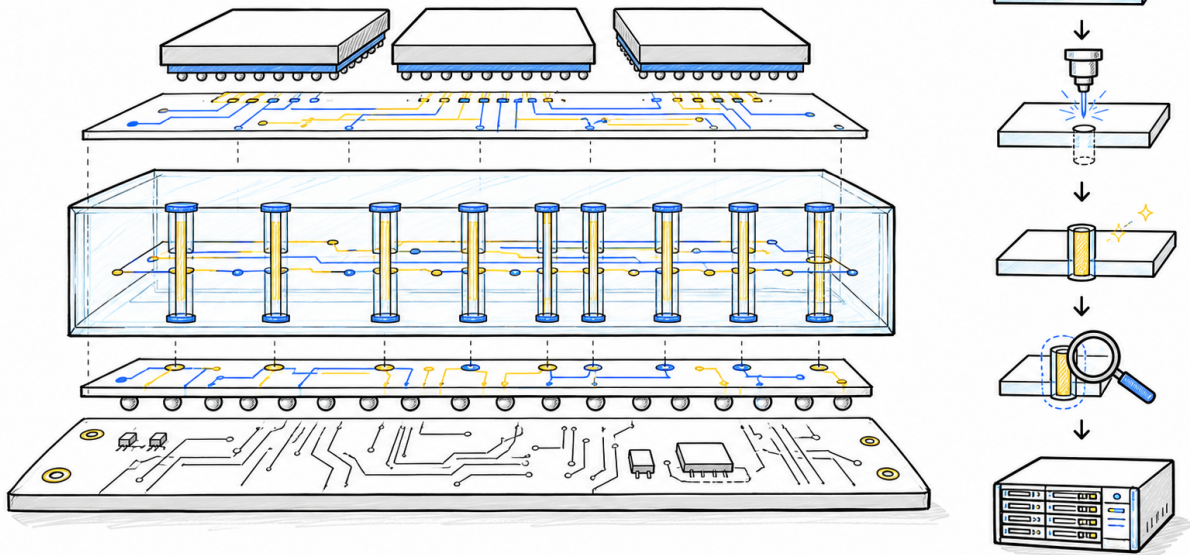
패키지와 기판의 역할부터 유리·유기·실리콘 차이, TGV·도금·RDL 제조, 한국·미국·일본·유럽 공급망, 기업별 상용화 단계, 2035년 전망과 투자 판단 지표까지 하나의 흐름으로 정리했습니다.

260804 · 표준 심층

2026.08.04 KST

공식·정부·학술·산업 원문 14건 · 기준일 2026.08.04

RM



AI 생성 인포그래픽 · 공식 제품 이미지 아님

AI 생성 인포그래픽 · 실제 제품·회사 로고 아님 · 검증 수치는 HTML 표에 분리

비전공자를 위한 핵심 결론

가능성과 양산 증거를 분리해 읽습니다.

한 문장 결론
반도체 유리 코어 기판은 AI·HPC용 대형 패키지에서 유기기판의 **휨·정렬·고주파 한계를 줄일 유력 후보**지만, 2026-08-04 공개 근거상 대규모 양산매출보다 파일럿·시제품·양산준비 단계로 보는 것이 정확합니다.[\[1\]\[2\]\[3\]\[11\]](#)

비전공자 비유

칩들이 아파트라면 패키지 기판은 넓은 바닥판입니다. 유리는 평평하고 전기가 새기 어렵지만, 수만 개의 수직 엘리베이터 구멍인 **TGV**를 뚫고 구리로 빈틈없이 채워야 합니다. 작은 금이나 도금 빈틈 하나가 전체 수율을 떨어뜨릴 수 있습니다.[\[6\]\[8\]\[9\]](#)

핵심 판단기술 가능성은 충분히 확인됐지만, 투자·시장 판단의 분기점은 '우리가 좋다'가 아니라 고객 인증 완료, 양품 수율, 실제 출하 면적, 반복 매출입니다.

유기·실리콘·유리의 역할 비교

이름이 비슷한 유리 제품을 시장 숫자에서 분리했습니다.

구조	강점	약점	어디에 쓰나	현재 판정
유기/ABF 기판	낮은 원가·성숙한 공급망	대형화 시 warpage·치수 안정성 부담	현재 CPU·GPU·ASIC 패키지 주류	기준 비교재
실리콘 인터포저	가장 미세한 배선·TSV	면적·비용·실리콘 손실 부담	2.5D·HBM·고밀도 die-to-die	고성능 현행 대안
유리 인터포저	낮은 손실·TGV·대형화 잠재력	취성·TGV·금속화 난제	die-to-die 연결 중심	유리 코어와 별도 시장
유리 코어 기판	평탄도·치수 안정성·CTE 조정·저손실 잠재력	균열·도금 void·접착·검사·양산 수율	AI/HPC·네트워킹 대형 패키지	유력 후보, HVM 검증 중
Carrier glass	공정 중 임시 지지	최종 전기기판 아님	웨이퍼/패널 임시 캐리어	TAM에서 제외

유리 코어와 유리 인터포저는 TGV·RDL 공정이 겹치지만 제품 역할과 시장 범위가 다릅니다. 디스플레이 유리 시장 숫자도 포함하지 않았습니다.

기술·사업·시장 판단 프레임

무엇이 가능하고, 무엇이 아직 확인되지 않았는지 구분합니다.

기술

대형 패키지부터

AI 가속기·CPU/GPU·HBM·고속 스위치처럼 면적과 배선이 빠르게 커지는 신규 설계가 초기 채택 풀입니다.

사업

Absolics가 공개 선두

정부가 상업시설과 저용량 제조/R&D를 각각 지원합니다. 다만 예상 납품일·CAPEX는 매출 증거가 아닙니다.[\[2\]](#)[\[3\]](#)

시장

2030 SAM \$0.95-4.20B

이론 TAM \$6.3-14.0B에 인증·공급·CAPA 15-30%를 적용한 자체 시나리오입니다.

검수

수율·고객·출하 면적

MOU, 전시, 시제품보다 qualification 완료, lot 수율, 양품 m², 반복 매출을 확인해야 합니다.

패키지와 기판부터 이해하기

미세공정 이후 성능은 칩끼리 얼마나 짧고 안정적으로 연결하느냐가 결정합니다.

패키지

칩을 보호하고 연결하는 집

여러 logic die, HBM, I/O chiplet을 한 시스템으로 묶고 전원·신호·열·기계 하중을 관리합니다.

기판

칩과 보드 사이의 다층 도로

미세한 칩 배선을 더 굵은 보드 배선으로 fan-out하고, 패키지 전체의 평탄도와 강도를 지지합니다.

왜 지금 유리인가

AI 패키지는 더 커지고 칩렛·HBM 연결은 촘촘해집니다. 유기 코어는 성숙하고 싸지만 큰 면적에서 열과 수분, 리플로 공정에 따른 변형·정렬 오차가 커질 수 있습니다. 유리는 조성으로 CTE를 조절할 수 있고 평탄하며 고주파 손실을 낮출 잠재력이 있어 대안으로 부상했습니다. [\[1\]\[4\]\[7\]](#)

제조 공정: 유리판을 전기기판으로 바꾸는 8단계

구멍을 뚫는 것만으로 끝나지 않습니다.

① 유리 선정

조성·두께·CTE·Dk/Df

② 레이저 개질

via 위치를 내부 개질

③ 선택 식각

TGV 형성·세정

④ 라이너/시드

접착·응력완충·Ti/Cu

⑤ 구리 도금

conformal/full fill

⑥ RDL

절연막·노광·미세배선

⑦ 본딩/조립

die·bridge·underfill

⑧ 검사

AOI·X-ray·SAM·전기·열사이클

가장 어려운 연결고리

TGV 형성 → 금속-유리 접착 → 구리의 void/seam 없는 충전 → RDL 정렬 → 절단·조립의 crack 방지 → 열사이클 신뢰성이 하나의 공정창으로 이어져야 합니다. [\[6\]\[7\]\[8\]\[9\]](#)

SCM: 소재보다 ‘통합 수율’의 사슬

한 기업이 유리판만 만든다고 패키지 기판이 완성되지는 않습니다.

1. 유리 소재·패널

저손실·저결함 조성, 두께·CTE·평탄도, 대형 패널 핸들링. Corning·AGC·SCHOTT는 잠재 소재군이지만 이번 공개 근거만으로 glass-core 양산 공급 계약을 확정하지 않았습니다.

2. TGV·레이저

LPKF는 600×600mm, LIDE/Tensor/NEXAR와 1:50 aspect ratio 등을 제시합니다. 모두 업체 claim이며 고객 수율과 구분합니다.^[4]

3. 금속화·RDL

접착층·응력완충층·시드·구리 도금·미세배선. 공개 정보가 가장 얇은 구간이며 via fill과 overlay 수율이 핵심입니다.

4. 조립·검사·고객

IDM·기판사·OSAT가 실제 die/HBM/bridge로 신뢰성 평가를 통과해야 합니다. 고객별 recipe 때문에 인증 기간이 길고 CAPA 전환이 느릴 수 있습니다.

지역별 생태계

지역	공개 주요 역할	성숙도 해석
미국	Intel 개발 로드맵 · Absolics Georgia 시설 · CHIPS/NAPMP	공식 R&D·시설·저용량 제조 근거가 가장 구체적
한국	SKC-Absolics 연결 · 삼성전기·LG이노텍 MOU/파트너십 리드	본문·고객·양산매출 확인 전 개발/사업검토 단계
일본	Sumitomo Chemical MOU 리드 · AGC 소재 후보	JV 완료·glass-core 공급 계약은 추가 확인 필요
유럽	LPKF 레이저/TGV-bonding 플랫폼 · SCHOTT 소재 후보	장비 claim은 확인, 고객 HVM 실적은 별도

기업 성숙도: 발표의 단어를 한 단계씩 구분

실제 매출은 가장 오른쪽입니다.

R&D

시제품

샘플

고객평가

파일럿

양산준비

양산매출

기업	확인된 공개 상태	확인되지 않은 것	판정
Absolics	\$75m 상업시설 지원, 12만 ft², \$343m 예상 CAPEX; 별도 \$100m SMART R&D와 low-volume facility	2025 예상 첫 납품의 실제 이행, HVM 수율·고객·반복 매출	공개 선두·파일럿/양산준비
Intel	10년+ 연구, late 2020s 계획, 2026 thick-core/EMIB 보도	제품 일정·고객 qualification·양산매출	개발 로드맵
삼성전기	glass core MOU·기술전시 제목/메타데이터	JV 완료·고객평가·양산매출	MOU/개발
LG이노텍	유리 가공 파트너십 제목/메타데이터	파트너 역할·샘플·인증·양산	사업개발
LPKF	TGV·ablation·bonding 공정 플랫폼 claim	고객별 수율·출하량·glass-core 매출	장비 생태계

NIST의 “first deliveries expected in 2025, production capacity expected in 2027”은 계획표입니다. 실제 완료 공시가 아니므로 양산매출로 승격하지 않았습니다.[\[2\]\[3\]\[11\]\[12\]](#)

TAM·SAM: 시장조사 숫자를 섞지 않고 범위를 직접 모델링

디스플레이 유리·carrier glass·glass interposer 전체를 제외했습니다.

연도	AI/HPC·네트워킹 대형 기관 지출 모델 분모	유리 대체 가능 비중	이론 TAM	인증·공급·CAPA 서비스 가능 비중	SAM
2026	\$8-12B	15-25%	\$1.2-3.0B	5-10%	\$0.06-0.30B
2030	\$18-28B	35-50%	\$6.3-14.0B	15-30%	\$0.95-4.20B
2035	\$30-45B	55-70%	\$16.5-31.5B	35-55%	\$5.78-17.33B

숫자의 성격

전부 USD 명목 연간 매출의 분석 가정입니다. 공개 원문에는 2026년 glass-core 전용 독립 매출 통계, ASP, 실제 출하 면적이 부족합니다. 이 수치는 실제 시장 실적이나 단일 조사기관 CAGR이 아닙니다.

bottom-up 교차검증

매출 = 양품 출하 면적 × yield-adjusted 패키지 기관 ASP. 2030년에 0.5-1.3 million m²와 \$2,000-3,200/m²를 가정하면 \$1.0-4.16B로 top-down SAM과 대체로 겹칩니다. 면적·ASP 역시 공개 관측치가 아니라 민감도 입력입니다.

2026→2035 전망: 세 시나리오

기술 우위보다 인증 속도와 양산 수율이 시장을 가릅니다.

보수

기술은 맞지만 양산 지연

2030 이룬 TAM 침투 5%. 유기 ABF 개선과 실리콘·bridge·fan-out이 경쟁하고, 유리는 일부 최첨단 설계에 머물립니다.

기준

2028~2030 제한 상용

신규 AI/HPC 대형 패키지부터 채택하고 2035 대체 가능 풀의 약 35%까지 확산하는 조건부 경로입니다.

낙관

대형 패키지 표준 후보

수율·검사·이원화·비용이 해결되고 2035 대체 가능 풀의 55%까지 침투합니다. 모든 패키지의 표준이라는 뜻은 아닙니다.

전환 신호

네 숫자를 보십시오

① 고객 qualification 완료 ② package-level yield ③ 양품 출하 m² ④ glass-core 반복 매출. 공장 면적과 보조금은 선행 지표일 뿐입니다.

리스크와 확인 지표

좋은 소재가 좋은 사업이 되기 위한 조건입니다.

취성·수율

crack, chipping, edge flaw. **지표:** defect ppm, singulation strength, lot별 양품률.[\[8\]](#)

TGV·도금

taper, seed coverage, void/seam, 저항 편차. **지표:** 단면·via 저항·열사이클 후 결함.[\[6\]](#)[\[9\]](#)

열·warpage

유리·Cu·Si·유전체 CTE mismatch. **지표:** reflow 후 bow, delamination, solder life. [\[7\]](#)[\[10\]](#)

고객 인증

설계 win이 volume PO로 전환되지 않을 수 있음. **지표:** paid qualification, repeat order, volume contract.

공급 집중

소재·레이저·도금·검사·OSAT 중 하나가 병목. **지표:** qualified dual source 수와 실제 CAPA.

대체재

ABF 개선, silicon interposer, EMIB/bridge, fan-out. **지표:** 동일 패키지 TCO·전력·수율 비교.

확인 한계

사실·보도·분석 가정을 분리했습니다.

- 2026-08-04 기준 공개 1차 자료만으로 glass-core substrate의 실제 대규모 양산매출을 확인하지 못했습니다.
- Intel의 50% pattern distortion 감소와 최대 10배 interconnect density는 회사 claim이며 독립 평균값이 아닙니다.
- 삼성전자·LG이노텍 항목은 공식 뉴스룸 제목·검색 메타데이터 수준이 포함돼 고객·CAPA·양산을 확정하지 않았습니다.
- 학술 논문 일부는 DOI·초록·서지 중심이며 전문의 모든 시험조건·정량 결과를 재현하지 않았습니다.
- TAM·SAM의 분모, 대체 가능 비중, 서비스 가능 비중, 출하 면적, ASP는 모두 자체 시나리오 입력입니다.
- 공개 기업 보도는 NDA 고객 평가, 실제 수율, lot별 불량률, 출하 면적을 거의 공개하지 않습니다.
- 본 보고서는 기술·시장 조사이며 투자·법률 조언이 아닙니다. 최종 판단과 검수는 사용자가 해야 합니다.

인터넷·언론 반응

X·Threads·블로그·커뮤니티·뉴스에서 실제로 확인한 의견을 긍정·우려·조건부 평가로 나눴습니다.

공식 기술 낙관

Intel · 2023

대형 AI·데이터센터·그래픽 패키지, 낮은 패턴 왜곡과 고밀도 배선을 제시했습니다. 수율·고객·원가가 없는 vendor roadmap입니다.

공식 발표 [원문](#)

정책·공급망 신호

NIST CHIPS · Absolics

상업시설 최대 \$75m과 별도 R&D \$100m 지원은 미국이 glass-core 생태계를 전략 공급망으로 본다는 강한 신호입니다.

공식 정부 [원문](#)

개발 지속

eeNews · 2026

78×77mm thick-core와 EMIB 결합 콘셉트를 소개했지만 Intel이 제품 일정을 발표하지 않았다고 명시합니다.

전문언론·2차 [원문](#)

시점 불일치

TrendForce News · 2026

Intel 2030, Absolics 2026년 말, 삼성전기 2027년 이후 등 여러 보도를 재인용합니다. 확정 일정이 아니라 경쟁 프레임입니다.

큐레이션·다중 재인용 [원문](#)

온라인 의견은 대표 표본이며 전체 여론을 뜻하지 않습니다. 작성자·매체·게시일·원문 링크는 아래 전체 출처에 함께 기록했습니다.

전체 출처

사실·분석·전망·루머·온라인 반응, 시각자료와 생성 이미지의 상태를 함께 기록했습니다.

유형	자료명	제공자·저작자	원문	날짜	라이선스·상태	사용 범위
기업 공식	Intel Unveils Industry-Leading Glass Substrates	Intel	원문 보기	2023-09-18	공식 원문·벤더 주장	로드맵·적용처·패턴왜곡·인터커넥트 밀도
미국 정부	Absolics (Georgia)	NIST CHIPS for America	원문 보기	2025-03-04 수정	공식 1차	최대 \$75m·12만 sq ft·\$343m CAPEX·예상 일정
미국 정부	Absolics Inc. SMART Packaging Program	NIST CHIPS NAPMP	원문 보기	2025-01-04 수정	공식 1차	\$100m R&D·저용량 제조·시제품 통합 검증
기업 기술	Glass for Advanced Packaging	LPKF	원문 보기	2026-08-04 확인	공식 기술·마케팅 주장	TGV·600×600mm·LIDE/Tensor/NEXAR
학술	Physical and Thermal Characteristics of the Advanced Package with Glass Core Substrate	IEEE ICEP	원문 보기	2024-04	학술 1차·메타데이터 확인	유리 코어 패키지 물리·열 특성
학술·산업	TGV Etching on Glass Core Substrates for High Density 3D Advanced Packaging	IMAPS	원문 보기	2025/2026	초록·서지 확인	식각·CD 균일도·APL/SBL·금속화
학술 리뷰	Thermo-mechanical reliability of glass substrate and TGV	Microelectronics Reliability	원문 보기	2024-10	독립 리뷰·서지 확인	열기계 신뢰성·CTE·응력
학술	Die Strength Comparisons for Glass Singulation Methods	IEEE EPTC	원문 보기	2024-12	학술 1차·서지 확인	취성·절단 강도·핸들링 수율
학술	TGV Metallization by Direct Cu Plating on Glass	IEEE ECTC	원문 보기	2016-05	학술 1차·초록 확인	물질전달·seam·void·첨가제
학술	Solder joint reliability — glass core versus organic core substrate	Microelectronics Reliability	원문 보기	2025-05	독립 비교·서지 확인	솔더 접합 신뢰성 비교 연구
산업 전문언론	Intel outlines thick-core glass substrate concept	eeNews Europe	원문 보기	2026-01-28	본문 직접 확인·2차 재인용	78×77mm 콘셉트·제품 일정 미발표
산업 뉴스 큐레이션	Intel Reportedly Eyes Glass Substrate Output	TrendForce News	원문 보기	2026-05-26	본문 직접 확인·다중 재인용	Intel·Absolics·삼성전기 상용화 보도
기업 검색 리드	삼성전기 뉴스룸·glass core 검색	Samsung Electro-Mechanics	원문 보기	2025-11 확인	제목·메타데이터만 확인	MOU·전시 단계; 본문·양산 검증 불충분
기업 검색 리드	LG이노텍 뉴스룸·glass substrate 검색	LG Innotek	원문 보기	2026-01 확인	제목·메타데이터만 확인	유리 가공 파트너십; 고객·양산 미확인
AI 생성 시각자료	유리 코어 기관·TGV·공급망 화이트보드 두들	Report Mode · OpenAI Image Generation	로컬 생성 자산	2026-08-04	AI 생성·공식 이미지 아님	개념 설명용; 실제 제품·회사 로고 아님